



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06275438 A**(43) Date of publication of application: **30.09.94**

(51) Int. Cl.

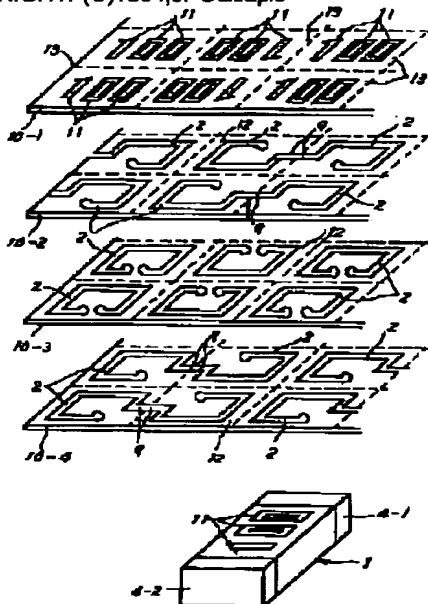
H01F 17/00
H01F 41/04
(21) Application number: **05065014**(22) Date of filing: **24.03.93**(71) Applicant: **TDK CORP**
(72) Inventor: **HAYASHI KATSUHIKO**
TADANO HIROSHI
(54) **CHIP COIL WITH MARK AND MANUFACTURE THEREOF**

(57) Abstract:

PURPOSE: To eliminate a variation in a constant at the time of mounting and then to use an air-core chip coil with small deviation by establishing a clear relationship between the winding direction of the chip coil and the terminal direction.

CONSTITUTION: Coil patterns 2 are formed on insulator layers 10-2-10-4 which constitute a laminate 1. In a chip coil which is made by forming terminals 4-1, 4-2 on both ends of the laminate 1, a mark 11 to show an exact relationship between the coil winding direction and the terminal direction is made on one of the surfaces of the laminate 1. When forming the coil patterns 2 in a manufacturing process, the mark 11 to show an exact relationship between the coil winding direction and the direction of terminals 4-1, 4-2 is made on a first insulator layer 10-11 which will be a surface layer. Then, the laminate with the mark is burned to make a chip coil.

COPYRIGHT: (C)1994,JPO&Japio



THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-275438

(43) 公開日 平成6年(1994)9月30日

(51) Int.Cl.⁵

H 0 1 F 17/00
41/04

識別記号

庁内整理番号

D 7319-5E
B 8019-5E

F I

技術表示箇所

審査請求 未請求 請求項の数 6 O L (全 7 頁)

(21) 出願番号 特願平5-65014

(22) 出願日 平成5年(1993)3月24日

(71) 出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者 林 克彦

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

ティーディーケイ株式会社内

(72) 発明者 多々納 宏

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

ティーディーケイ株式会社内

(74) 代理人 弁理士 今村 辰夫 (外1名)

(54) 【発明の名称】 マーク付きチップコイル、及びマーク付きチップコイルの製造方法

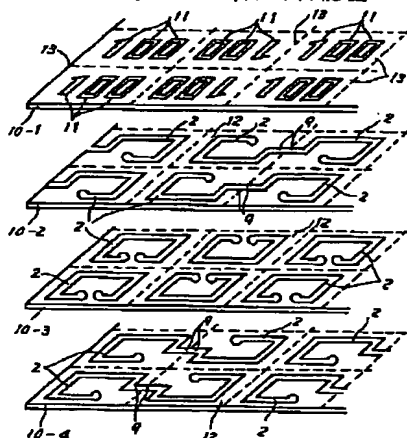
(57) 【要約】

【目的】 本発明はマーク付きチップコイル、及びマーク付きチップコイルの製造方法に関し、チップコイルの巻き方向と、端子方向を明確にすることにより、実装時の定数バラツキを無くし、狭偏差で空芯チップコイルが使用出来るようにすることを目的とする。

【構成】 積層体1を構成する絶縁体層10-2~10-4にコイルパターン2を設定し、積層体1の両端部に、端子4-1、4-2を設けたチップコイルにおいて、積層体1のいずれか1つの表面に、コイルの巻き方向と、端子方向との関係を明確にしたマーク11を設けた。また、製造時にコイルパターン2を形成する際、表面層となる第1の絶縁体層10-1上に、コイルの巻き方向と、端子4-1、4-2方向との関係を明確にしたマーク11を形成し、該マークを形成した積層体を焼成して、チップコイルとするように構成した。

本発明の原理説明図

A: チップコイルの分解斜視図



B: チップコイルの斜視図



【特許請求の範囲】

【請求項1】 複数の絶縁体層（10-1～10-4）を積層した積層体（1）を具備し、
該積層体（1）の絶縁体層（10-2～10-4）に、
コイルパターン（2）を設定し、
該積層体（1）の両端部に、端子（4-1、4-2）を
設けたチップコイルにおいて、
上記積層体（1）のいずれか1つの表面に、
コイルの巻き方向と、端子（4-1、4-2）方向との
関係を明確にしたマーク（11）を設け、
該マーク（11）により、実装時の実装方向を決定可能
にしたことを特徴とするマーク付きチップコイル。

【請求項2】 上記マーク（11）は、チップコイルの
定数を表示したことを特徴とする請求項1記載のマーク
付きチップコイル。

【請求項3】 上記絶縁体層（10-2～10-4）
に、コイルパターン（2）を形成する際、
上記積層体の表面層となる第1の絶縁体層（10-1）
上に、コイルの巻き方向と、端子（4-1、4-2）方
向との関係を明確にしたマーク（11）を形成し、
該マークを形成した積層体を焼成して、チップコイルと
することを特徴とした請求項1記載のマーク付きチップ
コイルの製造方法。

【請求項4】 複数の絶縁体層（10-2～10-4）
上に、それぞれ複数のコイルパターン（2）を形成して
積層し、

この積層体の積層方向に配置された各コイルパターン
（2）間を、ビアにより接続して一体化すると共に、
該積層体に、各コイル単位に分割するための分割溝を形
成し、

この分割溝により分割して、各チップコイルを製造する
チップコイルの製造方法であって、

各コイルパターン（2）を、端部電極導体（9）付きの
コイルパターンとし、これら隣接する各コイルパターン
（2）の端部電極導体（9）同士を一体的に形成して、
所定間隔置きに、繰り返し配列した絶縁体層（10-
2、10-4）と、

独立したコイルパターン（2）を、一定の間隔をおい
て、繰り返しパターンとして形成した絶縁体層（10-
3）とを積層すると共に、

積層体の表面層となる第1の絶縁体層（10-1）上に
は、コイルの巻き方向と、端子（4-1、4-2）方向
との関係を明確にしたマーク（11）を形成して、上記
各絶縁体層（10-1～10-4）を積層した後、
該積層体を熱プレスし、脱バンダー及び焼成して分割
し、チップコイルとすることを特徴とした請求項1記載
のマーク付きチップコイルの製造方法。

【請求項5】 上記各コイルパターン（2）は、
一体的にパターニングされている方向に対して、隣合う
コイル同士が、常に反対方向（逆方向）となるように、

コイルの巻き方向を設定して、パターニングすると共
に、

上記マーク（11）は、
コイルパターン（2）が一体的にパターニングされてい
る方向に対して、隣合うマーク（11）同士が、常に1
80°回転された方向となるようにして、パターニング
することを特徴とした請求項1記載のマーク付きチップ
コイルの製造方法。

【請求項6】 上記マーク（11）は、

10 ガラス材料に発色材料を混合してペースト化し、印刷法
で形成することを特徴とした請求項1記載のマーク付き
チップコイルの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、コイルの巻き方向と、
端子方向との関係を明確にしたマークを、チップコイル
に付けることにより、マザーボード等への実装時に、該
マークを利用して、チップコイルのマウント方向を決定
出来るようにしたマーク付きチップコイル、及びマーク
付きチップコイルの製造方法に関する。

【0002】

【従来の技術】図4、図5は従来技術の説明図であり、
図4はチップコイルの分解斜視図、図5Aは図4のX-
Y線断面図、図5Bはチップコイルの実装説明図であ
る。

【0003】図4、図5中、1は積層体、1-1～1-
4は、積層体の第1～第4の絶縁体層、2はコイルパタ
ーン、4-1、4-2は端子（外部電極）、5はマザー
ボード、6はGNDパターン、7は配線パターンを示
す。

【0004】このチップコイルは、積層体を構成する各
絶縁体層に、コイルパターン（導体パターン）を形成し
て、ヘリカルコイルを構成した例である。図示のよう
に、積層体を構成する絶縁体層を、第1～第4の絶縁体
層1-1～1-4で構成する。

【0005】上記第1の絶縁体層1-1上には、何もパ
ターニングしないで、保護層として使用し、第2～第4
の絶縁体層1-2～1-4上には、それぞれ、コイルパ
ターン（導体パターン）2をパターニングする。

【0006】そして、第2～第4の絶縁体層1-2～1-
4上の各コイルパターン2を、それぞれ、ビア（V1
a）により接続（図の点線部分）して、1つのヘリカル
コイルとする。

【0007】また、積層体の両端部には、端子（外部電
極）4-1、4-2を設け、この端子と、上記コイルパ
ターンの端部を接続してチップコイルとする。上記のよ
うなチップコイルを、マザーボード5に実装する場合に
は、該マザーボード5に形成した配線パターン7上に載
せて、半田付けする。この場合、例えば、チップコイル
の片側には、GNDパターン6が形成されている。

3

【0008】上記チップコイルは、図4のX-Y線方向（両端子方向と垂直な方向）の断面をみると（図5A参照）、ライン（導体）の数は、X側は、Y側より、必ず1本多くなる。

【0009】例えば、チップコイルをマザーボード5に実装した状態で、該チップコイルの両端子4-1、4-2方向をM-N方向とし、これと直角な方向をP-Q方向とすると、チップコイル3は、M-N方向の中心線に対して左右非対称形のライン構造となっている。

【0010】また、チップコイルの実装部付近では、M-N方向に対して、導体パターン（GNDパターン、配線パターン等）が、左右非対称形となっている。

【0011】

【発明が解決しようとする課題】上記のような従来のものにおいては、次のような課題があった。

①：上記チップコイル3は、両端子方向（M-N方向）に対して、非対称形のライン構造となっている。

【0012】また、チップコイルをマザーボード上に実装した状態では、マザーボード上のパターン（GNDパターン等）が、チップコイルの両端子方向（M-N方向）に対して、非対称形のパターンとなっている。

【0013】このため、チップコイルの実装方向を変える（例えば、端子を逆にしたり、表裏を逆にすると、マザーボードのパターンの非対称形のために、チップコイルのインピーダンスがずれる場合がある。

【0014】この現象は、数100MHz～数GHz帯の高周波回路で使用される空芯形のチップコイルでみられていた。

②：上記のように、チップコイルの実装方向を変えると、チップコイルのインピーダンスがずれる場合がある。このため、狭偏差で空芯チップコイルを使用する事が出来なかった。

【0015】本発明は、このような従来の課題を解決し、チップコイルの巻き方向と、端子方向を明確にすることにより、実装時の定数バラツキを無くし、狭偏差で空芯チップコイルが使用出来るようにすることを目的とする。

【0016】

【課題を解決するための手段】図1は本発明の原理説明図であり、図1中、図4、図5と同じものは、同一符号で示してある。また、9は端部電極導体、10-1～10-4は第1～第4の絶縁体層、11はマーク、12はコイルパターン間の領域（導体の無い領域）、13は分割位置を示す。

【0017】本発明は上記の課題を解決するため、次のように構成した。

①：複数の絶縁体層10-1～10-4を積層した積層体1を具備し、該積層体1の絶縁体層10-2～10-4に、コイルパターン2を設定し、該積層体1の両端部に、端子4-1、4-2を設けたチップコイルにおい

4

て、上記積層体1のいずれか1つの表面に、コイルの巻き方向と、端子4-1、4-2方向との関係を明確にしたマーク11を設け、該マーク11により、実装時の実装方向を決定可能に構成した。

【0018】②：構成①のマーク付きチップコイルにおいて、マーク11は、チップコイルの定数を表示した。

③：構成①のマーク付きチップコイルの製造方法において、絶縁体層10-2～10-4に、コイルパターン2を形成する際、上記積層体の表面層となる第1の絶縁体層10-1上に、コイルの巻き方向と、端子4-1、4-2方向との関係を明確にしたマーク11を形成し、該マークを形成した積層体を焼成して、チップコイルとするように構成した。

【0019】④：複数の絶縁体層10-2～10-4上に、それぞれ複数のコイルパターン2を形成して積層し、この積層体の積層方向に配置された各コイルパターン2間を、ビアにより接続して一体化すると共に、該積層体に、各コイル単位に分割するための分割溝を形成し、この分割溝により分割して、構成①の各チップコイルを製造するチップコイルの製造方法において、各コイルパターン2を、端部電極導体9付きのコイルパターンとし、これら隣接する各コイルパターン2の端部電極導体9同士を一体的に形成して、所定間隔置きに、繰り返し配列した絶縁体層10-2、10-4と、独立したコイルパターン2を、一定の間隔において、繰り返しパターンとして形成した絶縁体層10-3とを積層すると共に、積層体の表面層となる第1の絶縁体層10-1上には、コイルの巻き方向と、端子4-1、4-2方向との関係を明確にしたマーク11を形成して、上記各絶縁体層10-1～10-4を積層した後、該積層体を熱プレスし、脱バインダー及び焼成して分割し、チップコイルとするように構成した。

【0020】⑤：構成①のマーク付きチップコイルの製造方法において、各コイルパターン2は、一体的にパターンニングされている方向に対して、隣合うコイル同士が、常に反対方向（逆方向）となるように、コイルの巻き方向を設定して、パターンニングすると共に、上記マーク11は、コイルパターン2が一体的にパターンニングされている方向に対して、隣合うマーク11同士が、常に180°回転された方向となるようにして、パターンニングするように構成した。

【0021】⑥：構成①のマーク付きチップコイルの製造方法において、マーク11は、ガラス材料に発色材料を混合してペースト化し、印刷法で形成するように構成した。

【0022】

【作用】上記構成に基づく本発明の作用を、図1に基づいて説明する。例えば、図1Aに示したように、絶縁体層10-1～10-4を積層して、チップコイルを製作する場合、第1の絶縁体層10-1上には、マーク11

を形成する。

【0023】この場合、絶縁体層を上から見た場合、各コイルの巻方向が必ず、右回りになっている。この為、第1の絶縁体層10-1上に形成するマーク11は、各コイルに関して同一関係となるように、コイル1個毎に、180°方向を変えて形成する。

【0024】また、第2、第4の絶縁体層10-2、10-4上には、それぞれ端部電極導体9付きのコイルパターン2を形成し、第3の絶縁体層10-3上には、独立したコイルパターン2を形成する。

【0025】すなわち、第2、第4の絶縁体層10-2、10-4上に形成するパターンは、端部電極導体9付きのコイルパターン2とし、これら隣接した各コイルパターン間の端部電極導体9同士を一体化してパターンニングする。そして、このパターンを、所定の間隔をおいて、繰り返しパターンとして形成する。

【0026】また、第3の絶縁体層10-3上では、独立したコイルパターン2を、一定の間隔をおいて、繰り返しパターンとして形成する。このようにすると、積層体の積層方向に対して、端部電極導体9の位置と、コイルパターン間の領域（導体の無い領域）12の位置が、互いに対向するように（積層方向で向かい合うように）1組となって配列され、この配列が積層体の幅方向に対して、交互に、逆の組み合わせとなって配列される。

【0027】上記の様な各パターンを形成した積層体に対して、外側の分割位置13に分割溝を形成し、焼成後、分割して、マーク付きのチップコイルとする。以上のようにして、マーク11により、チップコイルの巻き方向と、端子方向を明確にすることにより、実装時の定数バラツキを無くし、狭偏差で空芯チップコイルが使用出来るようになる。

【0028】

【実施例】以下、本発明の実施例を図面に基づいて説明する。図2、図3は、本発明の実施例の説明図であり、図2、図3中、図1、図4、図5と同じものは、同一符号で示してある。

【0029】

①：チップコイル製造時の説明・・・図2参照

本実施例は、図2に示したように、第1～第4の絶縁体層10-1～10-4を積層して、マーク付きのチップコイル（ヘリカルコイル）を製作する例である。

【0030】先ず、積層体の表面層となる第1の絶縁体層10-1上には、マーク11を形成する（マークの詳細な説明は、後述する）。また、第2、第4の絶縁体層10-2、10-4上には、それぞれ端部電極導体9付きのコイルパターン2を形成し、第3の絶縁体層10-3上には、独立したコイルパターン2のみを形成する。

【0031】すなわち、第2、第4の絶縁体層10-2、10-4上に形成するパターンは、端部電極導体9付きのコイルパターン2とし、これら隣接した各コイル

パターン間の端部電極導体9同士を一体化してパターンニングする。そして、このパターンを、所定の間隔をおいて、繰り返しパターンとして形成する。

【0032】また、第3の絶縁体層10-3上では、独立したコイルパターン2を、一定の間隔をおいて、繰り返しパターンとして形成する。なお、積層体の積層方向で向かい合った位置に配置されたコイルパターン間は、ビア（図示省略）により接続し、一体化する（全体が接続されたパターンとなる）。

【0033】このようにパターンニングすると、第2、第4の絶縁体層10-2、10-4上には、2つのコイルパターン2を1組として、端部電極導体9間を一体化したパターンが、所定の間隔で繰り返し形成され、その間には、コイルパターン間の領域（導体の無い領域）12が存在するようになる。

【0034】そして、積層体の積層方向に対して、端部電極導体9の位置と、コイルパターン間の領域（導体の無い領域）12の位置が、互いに積層方向で向かい合うように、1組となって配列され、この配列が積層体1の幅方向に対して、交互に、逆の組み合わせとなって配列される。

【0035】例えば、ある位置では、第2の絶縁体層10-2上の端部電極導体9と、第4の絶縁体層10-4上のコイルパターン間の領域（導体の無い領域）12とが、互いに積層方向で向かい合うように配置され、その隣の位置（幅方向の隣）では、第2の絶縁体層10-2上のコイルパターン間の領域（導体の無い領域）12と、第4の絶縁体層10-4上の端部電極導体9とが、互いに積層方向で向かい合うように配置される。

【0036】上記の様な各パターンを形成した積層体に対して、図示点線の位置に、分割溝を形成する（積層体の外側に形成）。

②：マークの説明

上記第1の絶縁体層10-1上に形成するマーク11は、次のようにして形成する。

【0037】図2に示した絶縁体層を上から見た場合、各コイルの巻方向が必ず、右回りになっている。すなわち、コイルの巻方向が常に一定となるようにパターンニングされている。

【0038】この為、第1の絶縁体層10-1上に形成するマーク11は、各コイルに関して同一関係となるように、コイル1個毎に、方向を変えて（180°方向を変えて）形成する。

【0039】このマークを形成するには、例えば、着色ガラス等のペーストを、印刷等で形成する（コイルパターンと同じように形成する）。また、このマークは、完成したチップコイルの巻方向と、端子方向を明確にして、マウント方向を決定するためのマークであるから、例えば、チップコイルの定数（インダクタンス値等）、文字、記号等、何でもよい。

【0040】なお、この例では、チップコイルのインダクタンス値である「100」を、マーク11として用いた。

③：製造工程の説明・・・図2、図3参照

上記のチップコイルは、次の各工程により製造する。

【0041】③-1：セラミックスとバインダーとのスラリーをシート化して、グリーンシートを製作する。

③-2：製作したグリーンシートの内、積層体の一方の表面層に配置されるグリーンシート（第1の絶縁体層10-1となるもの）上に、マーク11を、着色ガラス等のペーストの印刷により形成する。

【0042】③-3：積層体の第2層以下に配置される各グリーンシート（第2～第4の絶縁体層10-2～10-4となるもの）上に、導体ペーストの印刷等により、コイルパターン2、或いは、コイルパターン2と端部電極導体9とを一体化したパターンを形成する。

【0043】③-4：各グリーンシート（第1～第4の絶縁体層10-1～10-4となるもの）を積層し、熱プレスする。

③-5：上記工程③-4で製作した積層体に、分割溝を形成（表面層の分割位置13に形成）する。

【0044】

③-6：上記積層体を脱バインダし、焼成する。

③-7：積層体を分割溝で分割して、各々のチップとし、その両端部に端子を形成して、チップコイルが完成する。

【0045】④：完成したチップコイルの説明・・・図3A、3B参照

上記のようにして、完成したチップコイルは、図3のようになる。図示のように、チップコイルの両端部には、端子4-1、4-2が設けてあり、その間の積層体1の表面には、マーク11「100」が設けてある。

【0046】従って、ユーザが、マザーボード5に、上記チップコイルを実装する際は、自動部品実装機等により、マーク11を識別して実装する。

（他の実施例）以上実施例について説明したが、本発明は次のようにしても実施可能である。

【0047】①：チップコイルに付けたマークは、コイ

ルの定数に限らず、任意のマーク（記号、絵、文字等）でよい。

②：チップコイルは、ヘリカルコイルに限らず、スパイラル（渦巻きパターン）状に巻いたコイル等でも、上記実施例と同様に適用可能である。

【0048】③：上記マーク11は、積層体の焼成後、捺印等により形成しても良い。

【0049】

【発明の効果】以上説明したように、本発明によれば次のような効果がある。

①：チップコイルに付けたマークを利用することにより、ユーザ側で、定数バラツキを起こさないように実装出来る。

【0050】②：空芯チップコイルを、狭偏差で使用可能となる。

【図面の簡単な説明】

【図1】本発明の原理説明図であり、図1Aはチップコイルの分解斜視図、図1Bはチップコイルの斜視図である。

【図2】本発明の実施例の説明図（チップコイルの分解斜視図）である。

【図3】本発明の実施例の説明図であり、図3Aはチップコイルの平面図、図3Bはチップコイルの実装説明図である。

【図4】従来技術の説明図（チップコイルの分解斜視図）である。

【図5】従来技術の説明図であり、図5Aは図4のX-Y線の断面図、図5Bはチップコイルの実装説明図である。

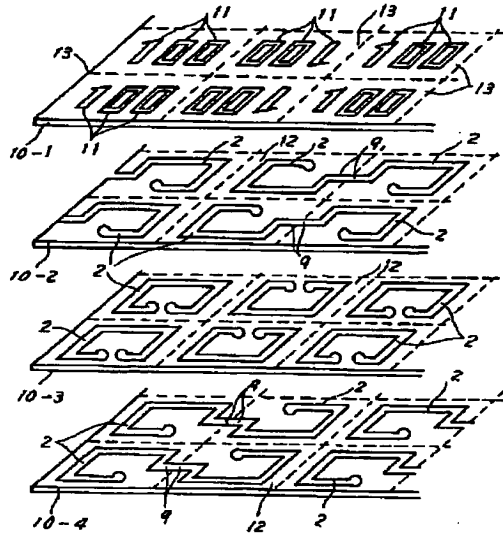
【符号の説明】

- 1 積層体
- 2 コイルパターン
- 4-1、4-2 端子
- 9 端部電極導体
- 10-1～10-4 第1～第4の絶縁体層
- 11 マーク
- 12 コイルパターン間の領域（導体の無い領域）
- 13 分割位置

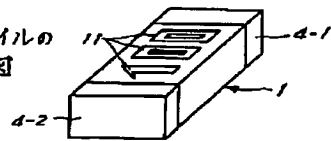
【図1】

本発明の原理説明図

A:チップコイルの分解斜視図



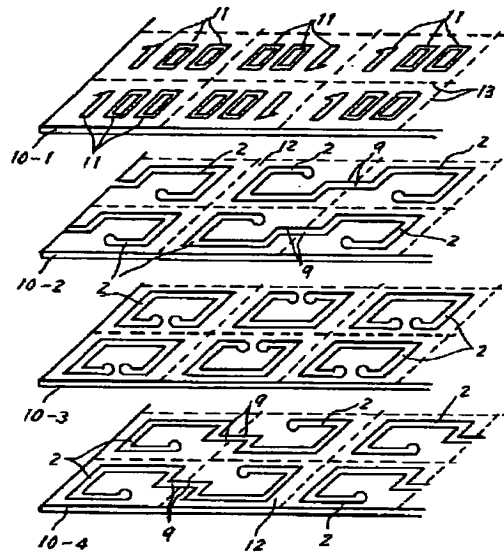
B:チップコイルの斜視図



【図2】

実施例の説明図

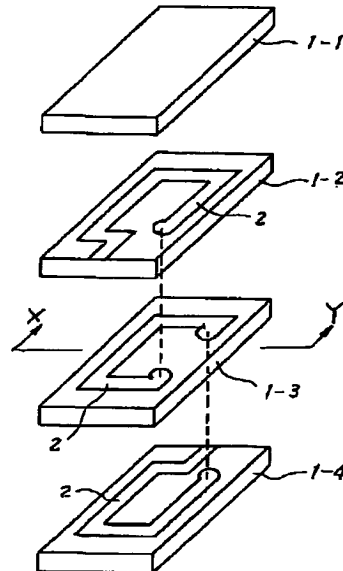
(チップコイルの分解斜視図)



【図4】

従来技術の説明図

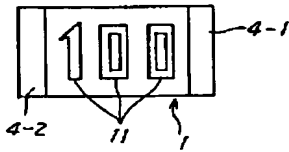
(チップコイルの分解斜視図)



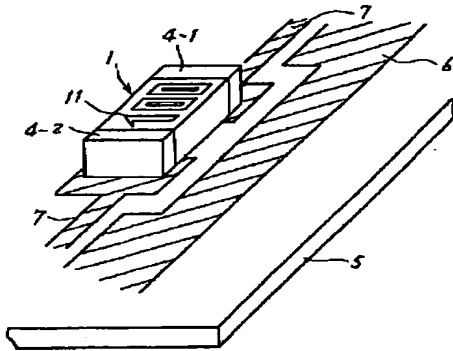
【図3】

実施例の説明図

A: チップコイルの平面図



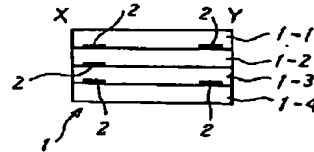
B: チップコイルの実装説明図



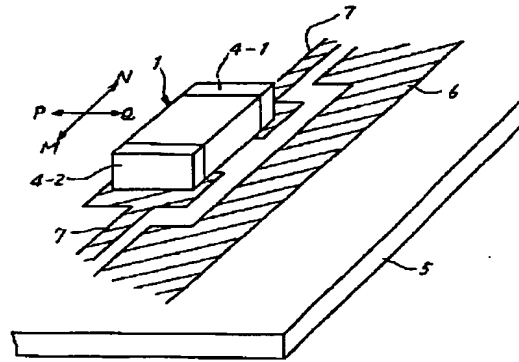
【図5】

従来技術の説明図

A: 図4のX-Y線断面図



B: チップコイルの実装説明図



THIS PAGE BLANK (USPTO)